電源変成器つき
高速ロジック・アイソレータ

AD260

特長

IsoLogic™回路アーキテクチャ
3.5 kV rmsまでの絶縁テスト電圧
5本の絶縁ロジック・ライン： 6種類のI/O設定が可能
ロジック信号帯域幅： 20 MHz（Min）、40 mbps（NRZ）
絶縁電源変成器： 37 V p−p、1.5 W（Max）
CMV過渡電圧耐性： 10 kV/ms（Min）
波形エッジ伝送の対称性： ±1 ns
フィールド側およびシステム側の出力イネーブル/スリーステート機能
−25℃〜+85℃を超える動作性能
UL1950、IEC950、EN60950認定待ち

アプリケーション

PLC/DCSアナログ入力と出力カード
通信バスの絶縁
汎用データ収集アプリケーション
IGBTモータ駆動制御
高速デジタルI/Oポート

概要

AD260は、アナログ・デバイセズの新しいIsoLogic回路アーキテクチャを使って、マイクロコントローラとその関連フィールドI/O部品と5本のデジタル制御信号とを絶縁するためにデザインされたデバイスです。6種類のモードが、5本の入力ラインから5本の出力ラインまで、およびそれらの組み合わせを含むすべてのI/O組み合わせを可能にします。各AD260は、最大5個の光アイソレータの置き換えを効果的に可能にし、3.5 kV絶縁型DC−DC電源回路用の1.5 W変成器を形成します。

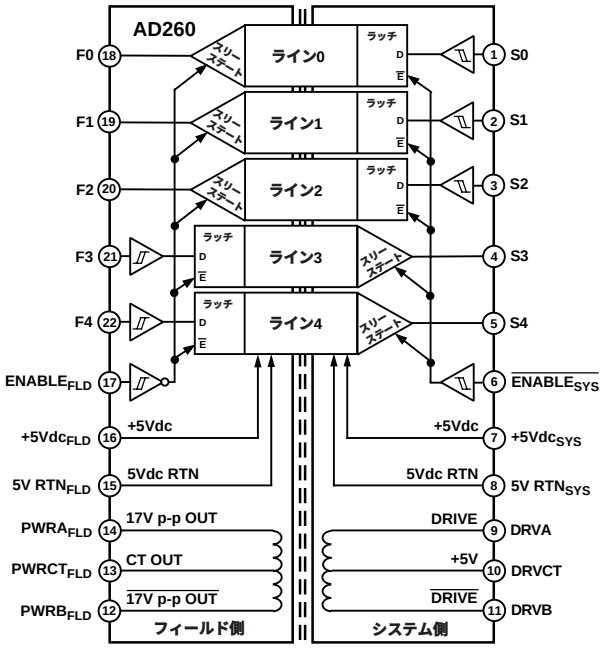
AD260の各ラインは、20 MHz（min）の帯域幅と14 nsの伝搬遅延を持ち、これにより、極めて高速なデータ転送が可能になります。出力波形の対称性は入力の±1 ns以内に維持されるため、AD260は絶縁型タイムベースPWM信号にも使用することができます。

AD260のすべてのフィールド側またはシステム側出力ピンは、2本のイネーブル・ピンを使って高抵抗の3レベルに設定することができます。フィールド側出力スリーステート機能は、プルアップ/ダウン抵抗を使ってパワーアップ時にロジック・レベルをプリセットする便利な方法を提供します。システム側出力をスリーステートにすると、容易に複数のAD260をマルチプレクスすることができます。

AD260 Bグレードの絶縁障壁は、3.5 kV rms（システム側とフィールド側間）で100%テストされています。この障壁のデザインでは、フィールド側端子での10 kV/μsのコモンモード電圧変化（システム側を基準とした変化）に対して、両側にフォルト出力を発生しないという優れたコモンモード過渡電圧耐性を持っています。

各出力は、入力ロジック変化によりナノセコンド以内に更新されます。また、AD260は、入力のDCレベルに基づき各出力を自動的に

機能ブロック図



更新する連続出力更新機能も持っています。この機能により、フォルト状態の後またはパワーアップ・リセット後に、常に10 μs経過してから出力が有効になることを確実にしています。

AD260は、絶縁型電源用のセンタタップ付き変成器も内蔵しています。一次側を5 V（typ）でプッシュプル駆動すると、最大1.5 Wまでの37 V p−p出力が得られます。これを整流して、回路部品用の±5 V DCや、必要な場合20 mAループ給電用24 Vの電圧を発生することができます。

製品のハイライト

I/O設定が可能な6本の絶縁されたロジック・ライン

AD260には、I/O設定の6種類のピン互換バージョンがあり、広範囲な条件に対応することができます。

エッジ・エラーが小さくかつ広帯域幅

IsoLogicにより製造されたAD260は、20 MHzの帯域幅と14 nsの伝搬遅延を持つため、ロジック信号の極めて高速な絶縁を可能にします。波形入力から出力までのエッジ変化エラーは、正変化と負変化に対して±1 ns（合計Typ値）以内に抑えます。

3.5 kV rmsのテスト電圧絶縁定格

AD260のBグレードは1.25 kV rmsの動作定格で、ADIの標準テスト法を使って3.5 kV rmsで100%の出荷テストを行っています。

高い過渡電圧耐性

AD260は、最大スルー・レート10 kV/μsのコモンモード過渡電圧を、フォルトの発生なしで、かつデバイスの損傷なしで除去します。

（6ページに続きます）

IsoLogicは、アナログ・デバイセズ社の商標です。

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第3者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

REV.0

アナログ・デバイセズ株式会社

本　　社／東京都港区海岸１－１６－１　電話03（5402）8200　〒105−6891
ニューピア竹芝サウスタワービル
大阪営業所／大阪市淀川区宮原３－５－３６　電話06（6350）6868㈹　〒532−0003
新大阪第２森ビル

AD260—仕様

(特に指定のない限り、T_A = +25°C、+5 V dc_{SYS}、+5 V dc_{FLD}、t_{RR} = 50 ns max)

パラメータ	条件	Min	Typ	Max	単位
入力特性					
スレッシュホールド電圧					
正の変化 (V_{T+})	+5 V dc_{SYS} = 4.5 V	2.0	2.7	3.15	V
	+5 V dc_{SYS} = 5.5 V	3.0	3.2	4.2	V
負の変化 (V_{T-})	+5 V dc_{SYS} = 4.5 V	0.9	1.8	2.2	V
	+5 V dc_{SYS} = 5.5 V	1.2	2.2	3.0	V
ヒステリシス電圧 (V_H)	+5 V dc_{SYS} = 4.5 V	0.4	0.9	1.4	V
	+5 V dc_{SYS} = 5.5 V	0.5	1.0	1.5	V
入力容量 (C_{IN})			5		pF
入力バイアス電流 (I_{IN})	各入力毎に		0.5		μA
出力特性					
出力電圧[1]	+5 V dc_{SYS} = 4.5 V、$\|I_O\|$ =0.02 mA	4.4			V
Highレベル (V_{OH})	+5 V dc_{SYS} = 4.5 V、$\|I_O\|$ =4 mA	3.7			V
	+5 V dc_{SYS} = 4.5 V、$\|I_O\|$ =0.02 mA			0.1	V
Lowレベル (V_{OL})	+5 V dc_{SYS} = 4.5 V、$\|I_O\|$ =4 mA			0.4	V
出力スリーステート・リーク電流	$ENABLE_{SYS/FLD}$をロジックLow/Highレベルでそれぞれイネーブル		0.5		μA
ダイナミック応答[1] (図2参照)					
Maxロジック信号周波数 (f_{MIN})	50%デューティ・サイクル、+5 V dc_{SYS} = 5 V	20			MHz
波形エッジ対称性誤差 (t_{ERROR})	t_{PHL} vs. t_{PLH}		±1		ns
ロジック・エッジ伝搬遅延 (t_{PHL}、t_{PLH})			14	25	ns
最小パルス幅 (t_{PWMIN})		25			ns
フォルト時出力更新最大遅延または					
パワーアップ・リセット時間 (30μs)[2]			12		μs
絶縁障壁定格[3]					
動作絶縁電圧 (V_{CMV})	AD260A			375	V rms
	AD260B			1250	V rms
絶縁定格テスト電圧 ($V_{CMV\ TEST}$)[4]	AD260A	1750			V rms
	AD260B	3500			V rms
過渡電圧耐性 ($V_{TRANSIENT}$)		10,000			V/μs
絶縁モード容量 (C_{ISO})	全ラインおよび変成器の合計容量		14	18	pF
容量性リーク電流 (I_{LEAD})	240 V rms @ 60 Hz			2	μA rms
電源変成器					
一次巻線	バイフィラー巻、センタタップ付き				
インダクタンス (Lp)	各1/2巻線		1		mH
巻数 (Np)	各1/2巻線		26		Turns
抵抗	各1/2巻線		0.6		Ω
最大電圧・秒 (E×t)	各1/2巻線			27	V×μs
推奨動作周波数	−25°C ～ +85°C、プッシュプル駆動	150	200	300	kHz
絶対最小動作周波数	−25°C ～ +85°C、プッシュプル駆動	75			kHz
二次巻線	バイフィラー巻、センタタップ付き				
巻数 (N_S)	各1/2巻線		48		Turns
抵抗	各1/2巻線		2.3		Ω
絶縁耐圧 ($V_{CMV\ TEST}$)	一次と二次の間	3,500			V rms
容量	一次と二次の間		5		pF
推奨最大電力	定格性能	1.0		1.5	W
電源					
電源電圧 (+5 V dc_{SYS}および+5 V dc_{FLD})	定格性能	4.5		5.5	V dc
	動作時	4.0		5.75	V dc
電力消費容量	入力当たりの実効値、両側とも8 pF		8		pF
	出力当たりの実効値、両側とも—無負荷時		28		pF
無負荷時電源電流	各々、+5 V $dc_{SYS\ \&\ FLD}$		4		mA
電源電流	全ライン@ 10 MHz(+5 V $dc_{SYS\ \&\ FLD}$の和)		18		mA
温度範囲					
定格性能 (T_A)[5]		−25		+85	°C
保存 (T_{STG})		−40		+85	°C

注

[1] 最適性能を得るためには、デバイスまたはその近くで、+5 V dc電源をコモンにバイパスする必要があります (0.01 μF)。+5 V dc電源は内部で0.05 μFでバイパスされています。

[2] AD260のいずれかの側に電源電圧を加えると、+5 V $dc_{SYS\ \&\ FLD}$が3.3 V以上になった時点から約30 μs間、内部回路はパワーアップ・リセット・モードになります (全ラインがディスエーブルされます)。

[3] "動作"絶縁電圧は、動作電圧の2倍に1000 Vを加算した電圧でデバイスを"ハイ・ポット"テストするVDE−0883に記載される方法に従った絶縁テスト電圧から導出されます。80 pC放電のアクセプタンス・スレッシュホールドを持つ部分放電テストは、ハイ・ポットと同じと見なすことができます (ただし、非破壊)。

[4] 80 pCスレッシュホールドの部分放電。

[5] 電源電流は少し増えますが、ユニットは仕様通り−40°Cまで機能します。

仕様は予告なく変更されることがあります。

絶対最大定格*

パラメータ	条件	Min	Typ	Max	単位
電源電圧（+5 V $dc_{SYS\ \&\ FLD}$）		−0.5		+6.0	V
DC入力電圧（$V_{IN\ MAX}$）	それぞれ+5 V $dc_{SYS\ \&\ FLD}$と5 V $RTN_{SYS\ \&\ FLD}$を参照	−0.5		+0.5	V
DC出力電圧（$V_{OUT\ MAX}$）	それぞれ+5 V $RTN_{SYS\ \&\ FLD}$と5 V $dc_{SYS\ \&\ FLD}$を参照	−0.5		+0.5	V
クランプ・ダイオード入力電流（I_{IK}）	V_I < −0.5 VまたはV_I > 5 V $RTN_{SYS\ \&\ FLD}$+0.5 Vに対して	−25		+25	mA
クランプ・ダイオード出力電流（I_{OK}）	V_O < −0.5 VまたはV_O > 5 V $RTN_{SYS\ \&\ FLD}$+0.5 Vに対して	−25		+25	mA
ピン当たりの出力DC電流（I_{OUT}）		−25		+25	mA
DC電流、V_{CC}またはGND（I_{CC}またはI_{GND}）		−50		+50	mA
保存温度（T_{STG}）		−40		+85	℃
ピン温度（ハンダ処理、10 sec）				+300	℃
静電保護（V_{ESD}）	MIL−STD−883メソッド3015による	4.5	5		kV

* 上記の絶対最大定格を超えるストレスを加えるとデバイスに永久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

I/Oの設定

AD260では数種の設定が使用できます。モデルの選択は、入力と出力のライン数によりきまります。すべてのモデルは同じフットプリントを持ち、電源ピンとイネーブル・ピンは常に同じ位置です。

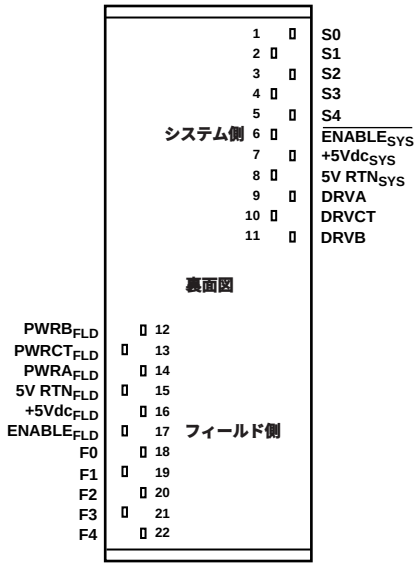
ピン機能説明

ピン	記号	機能
1 ～ 5*	S0 ～ S4	F0 ～ F4のデジタルXmtまたはRcv
6	$\overline{ENABLE}_{SYS}$	システム側出力イネーブル/スリーステート
7	+5 V dc_{SYS}	システム側電源（+5 V DC入力）
8	5 V RTN_{SYS}	システム側電源コモン
9 ～ 14		ピンなし
15	5 V RTN_{FLD}	フィールド側電源コモン
16	+5 V dc_{FLD}	フィールド側電源（+5 V入力）
17	$ENABLE_{FLD}$	フィールド側出力イネーブル/スリーステート
18 ～ 22*	F0 ～ F4	S0 ～ S4のデジタルXmtまたはRcv

* ピンの機能はモデル毎に異なります。表Iを参照してください。

注
このユニットの裏面またはこのユニットを実装する回路カード側の内容が絶縁障壁のブレークダウン電圧を低下させることがあるので、このユニットの取扱いには注意して下さい。

ピン配置



オーダー・ガイド

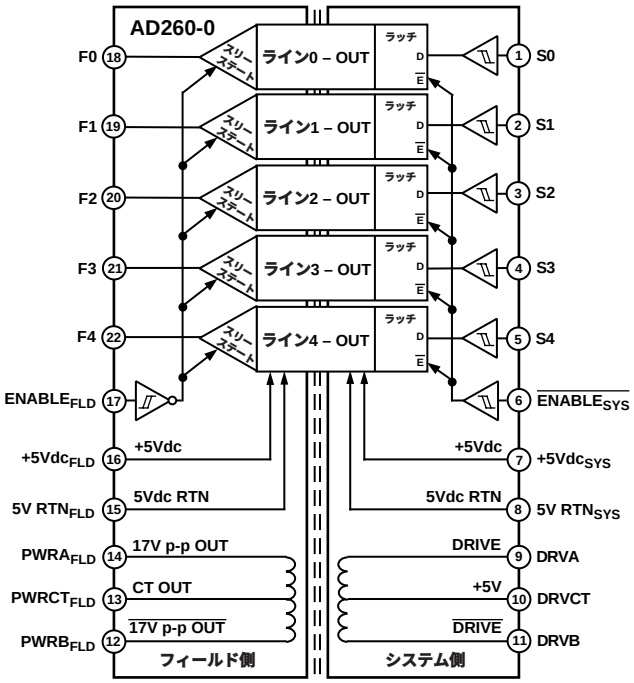
モデル番号	説明	絶縁テスト電圧	パッケージ	パッケージ・オプション
AD260AND−0	0入力、5出力	1.75 kV rms	プラスチックDIP	ND−22
AD260AND−1	1入力、4出力	1.75 kV rms	プラスチックDIP	ND−22
AD260AND−2	2入力、3出力	1.75 kV rms	プラスチックDIP	ND−22
AD260AND−3	3入力、2出力	1.75 kV rms	プラスチックDIP	ND−22
AD260AND−4	4入力、1出力	1.75 kV rms	プラスチックDIP	ND−22
AD260AND−5	5入力、0出力	1.75 kV rms	プラスチックDIP	ND−22
AD260BND−0	0入力、5出力	3.5 kV rms	プラスチックDIP	ND−22
AD260BND−1	1入力、4出力	3.5 kV rms	プラスチックDIP	ND−22
AD260BND−2	2入力、3出力	3.5 kV rms	プラスチックDIP	ND−22
AD260BND−3	3入力、2出力	3.5 kV rms	プラスチックDIP	ND−22
AD260BND−4	4入力、1出力	3.5 kV rms	プラスチックDIP	ND−22
AD260BND−5	5入力、0出力	3.5 kV rms	プラスチックDIP	ND−22

注意

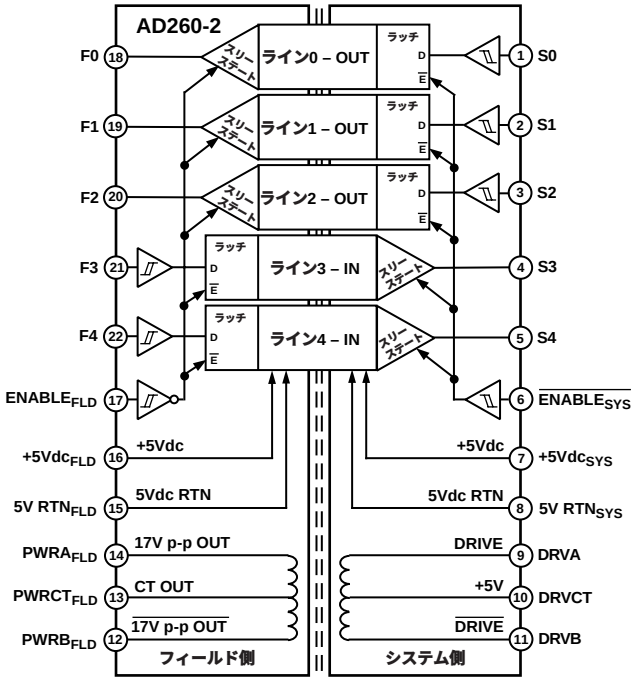
ESD（静電放電）の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このAD260には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

ピン配置

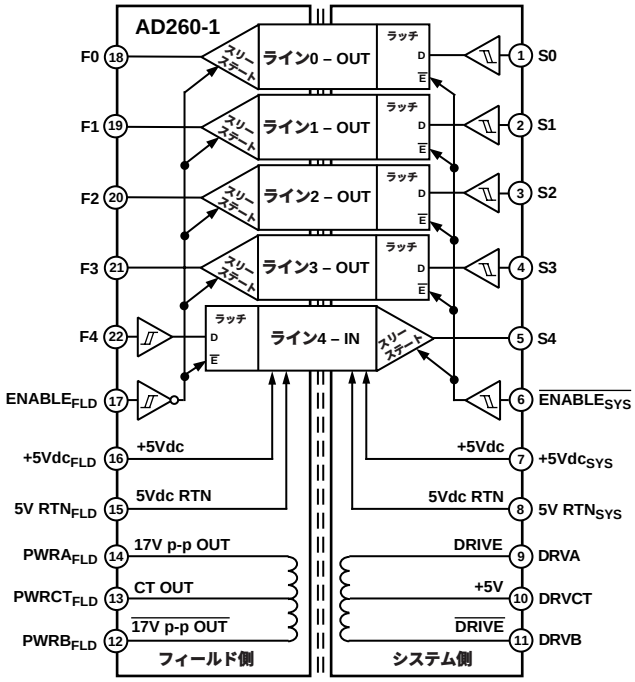
AD260BND－0



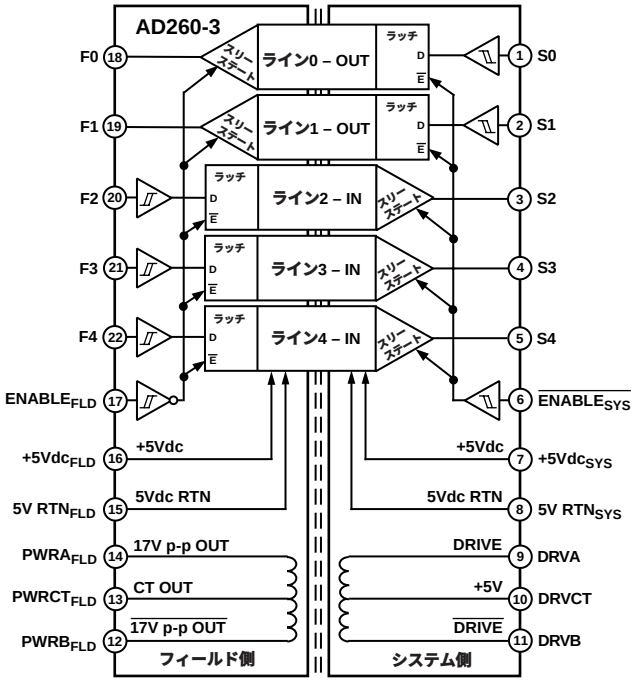
AD260BND－2



AD260BND－1

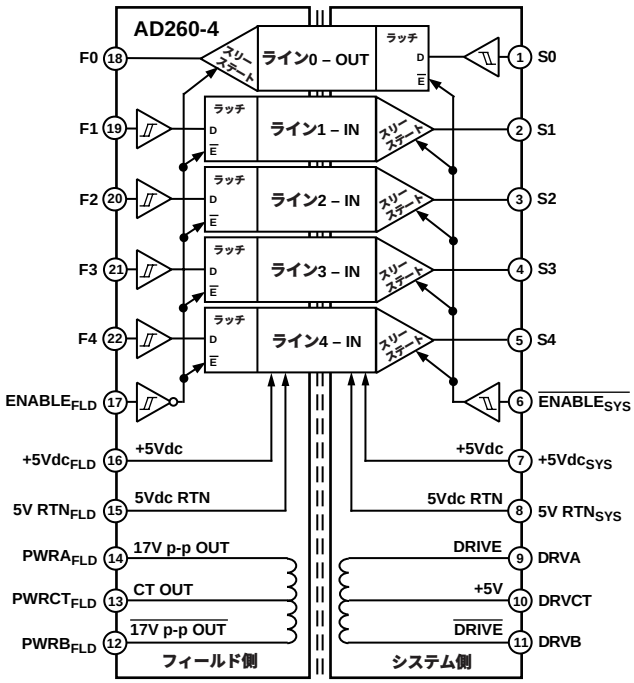


AD260BND－3

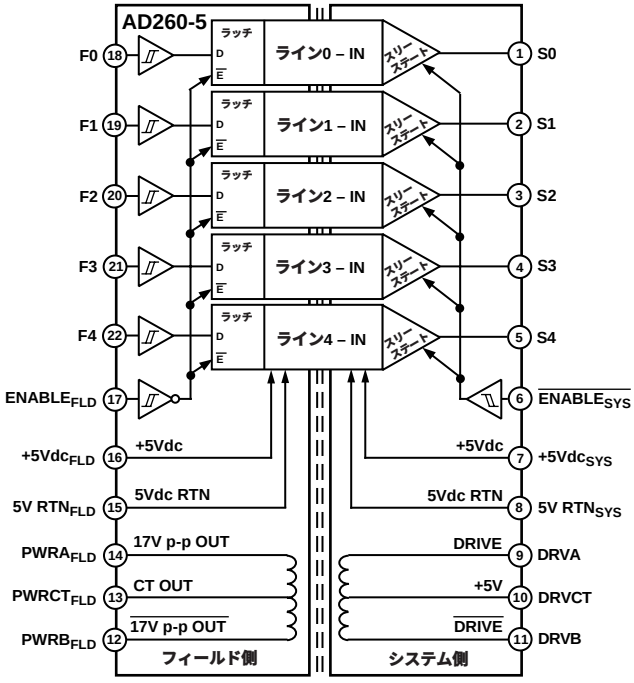


ピン配置

AD260BND－4



AD260BND－5



表Ⅰ.

ピン	AD260BND－0	AD260BND－1	AD260BND－2	AD260BND－3	AD260BND－4	AD260BND－5
1	S0 Xmt)	S0(Xmt)	S0(Xmt)	S0(Xmt)	S0(Xmt)	S0(Rcv)
2	S1(Xmt)	S1(Xmt)	S1(Xmt)	S1(Xmt)	S1(Rcv)	S1(Rcv)
3	S2(Xmt)	S2(Xmt)	S2(Xmt)	S2(Rcv)	S2(Rcv)	S2(Rcv)
4	S3(Xmt)	S3(Xmt)	S3(Rcv)	S3(Rcv)	S3(Rcv)	S3(Rcv)
5	S4(Xmt)	S4(Rcv)	S4(Rcv)	S4(Rcv)	S4(Rcv)	S4(Rcv)
6	$\overline{ENABLE_{SYS}}$	*	*	*	*	*
7	＋5 V dc_{SYS}	*	*	*	*	*
8	5 V RTN_{SYS}	*	*	*	*	*
9	DRVA	*	*	*	*	*
10	DRVCT	*	*	*	*	*
11	DRVB	*	*	*	*	*
12	$PWRB_{FLD}$	*	*	*	*	*
13	$PWRCT_{FLD}$	*	*	*	*	*
14	$PWRA_{FLD}$	*	*	*	*	*
15	5 V RTN_{FLD}	*	*	*	*	*
16	＋5 V dc_{FLD}	*	*	*	*	*
17	$ENABLE_{FLD}$	*	*	*	*	*
18	F0(Rcv)	F0(Rcv)	F0(Rcv)	F0(Rcv)	F0(Rcv)	F0(Xmt)
19	F1(Rcv)	F1(Rcv)	F1(Rcv)	F1(Rcv)	F1(Xmt)	F1(Xmt)
20	F2(Rcv)	F2(Rcv)	F2(Rcv)	F2(Xmt)	F2(Xmt)	F2(Xmt)
21	F3(Rcv)	F3(Rcv)	F3(Xmt)	F3(Xmt)	F3(Xmt)	F3(Xmt)
22	F4(Rcv)	F4(Xmt)	F4(Xmt)	F4(Xmt)	F4(Xmt)	F4(Xmt)

*ピン機能は全モデルとも、AD260BND－0の欄に示したものと同じです。

（ページ1からの続き）

絶縁型電源

AD260には、フィールド側向けの絶縁型電源を構成できるように、自由に使用できるフレキシブルな1 Wの電源変成器が内蔵されています。

フィールド側およびシステム側のイネーブル機能

絶縁側と非絶縁側の両方に対して、AD260は全出力をスリーステートにするイネーブル・ピンを持っています。これらのピンを再イネーブルすると、全出力が更新されてその時点の入力ロジック・レベルが出力されます。

CE認定

単に電源ピンに外部バイパス・キャパシタを追加するだけで、AD260は大部分のアプリケーションで（EMC指令）CE認定基準に達することができ、さらに低電圧指令（安全性）に対する適合性がEN60950認定により保証されます。

一般的な特長

AD260は、10 kV/μs以上のコモンモード過渡電圧耐性を持つ5本のHCMOS/ACMOS互換の絶縁ロジック・ラインを提供します。

ケースのデザインとピン配置では、フィールド側とシステム側の導体の間に18 mmを超える間隔を設けており、CSA/ISとIECの沿面距離を確保して750 V主要絶縁を満たしています。

5本の単方向性ロジック・ラインは、6通りの“入力”と“出力”の組み合わせすなわちトランスミッタ/レシーバ対が可能で、AD260には6種類の部品構成があります（表I参照）。

各20 MHzのロジック・ラインはシュミット・トリガ入力とスリーステート出力（絶縁障壁の反対側に）を持ち、14 nsの伝搬遅延を持っています。絶縁障壁の両側にある1本のイネーブル・ピンにより、対応する側の全出力をスリーステートにし、全入力（被駆動ピン）についてはそれぞれの入力を無視して直前の既知状態を維持させるようにすることができます。

注：すべての未使用ロジック入力（1～5）は解放のままにしておかないで、HighまたはLowレベルに接続しておく必要があります。

エッジの“忠実性”、すなわち伝送後の立上がりと立下がりエッジの変化は±1 ns（typ値）以下です。

光アイソレータとは異なり、消費電力は動作周波数の関数になります。各ロジック・ライン障壁ドライバは約160 μA/MHzを必要とし、各レシーバは40 μA/MHzに4 mAの合計アイドル電流（両側）を加算した電流を必要とします。温度が上昇すると、電源電流は少し減少します（約－0.03%/℃）。

絶縁障壁を跨ぐ合計容量は10 pF以下です。

絶縁障壁を超えて正確に結合されるパルスの最小幅は約25 nsです。したがって、方形波の最大動作周波数は20 MHzです。

ロジック情報は、入力のロジック・レベル変化から導出された“set-hi/set-lo”データとして絶縁障壁を超えて送られます。パワーアップ時またはフォルト状態の後、出力はこのアイソレータの対応するチャンネルに入力されるロジック状態を表しません。内部回路はバックグランドで動作し、約5 μs毎にゲート全入力をチェックして、ロジック変化が無い場合は、該当する“set-hi”または“set-lo”データを絶縁障壁の反対側に送ります。

フォルト状態またはパワーアップからの回復時間は、したがって5 μs～10 μsになります。

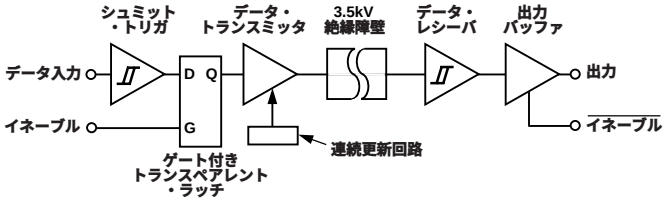
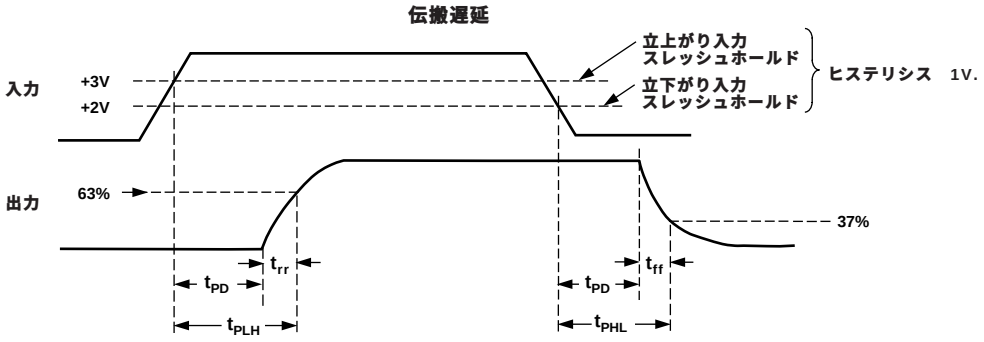


図1．簡単化したブロック図



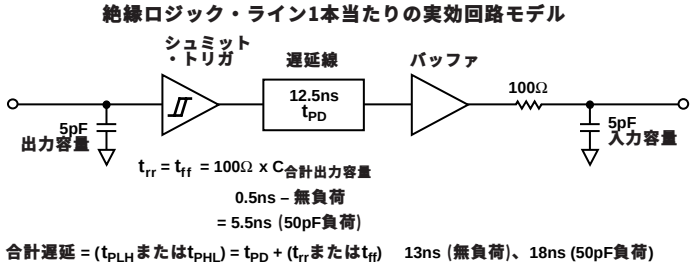


図2．代表的なタイミングおよび遅延モデル

電源変成器は150 kHz～250 kHzで動作するようにデザインされており、システム側でプッシュプル（5 V）で駆動した場合、1 W以上の絶縁された電源を容易に供給することができます。種々の変成器タップ、整流器とレギュレータ用により、±5 V、15 V、24 Vまたは30 V以上の組み合わせが可能です。

電圧降下の小さいドライバで駆動すると（@ 5 Vプッシュプル）、出力電圧は二次側で37 V p-pを得ることができます。4.5 V駆動では、この値は33 V p-pに下がります。

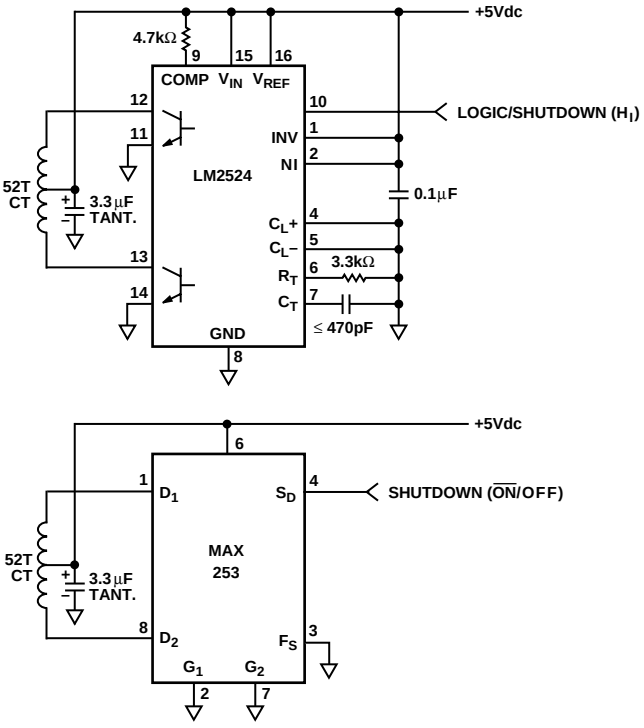
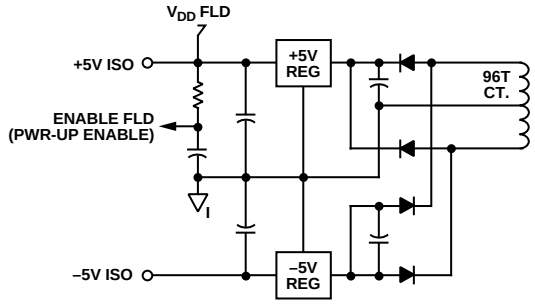


図3．変成器のシステム側駆動例

アプリケーション例

多くの汎用的なアプリケーションで使用できる代表的な変成器のシステム側駆動回路とフィールド側レギュレーション回路の例を次に示します。



図．4

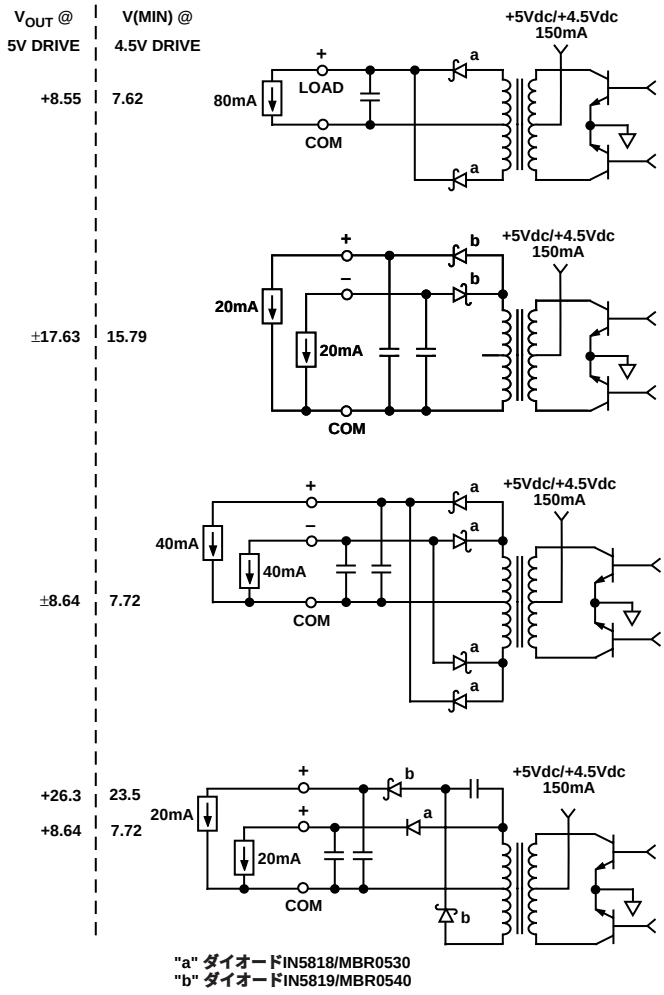
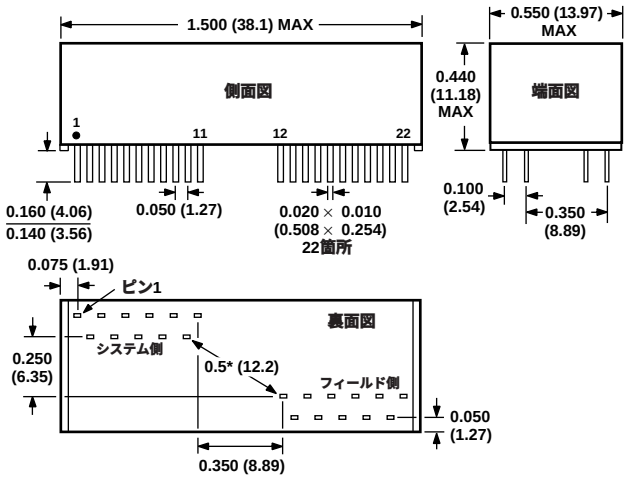


図5．フィールド側電源整流器の例

外形寸法
サイズはインチと（mm）で示します。

22ピン・プラスチックDIP
（ND－22）



*PCボード上のハンダ・パッドRADIIに対する沿面距離(約0.079 (2mm)を減算)。この間隔により、750Vの安全定格を満たします。マイクロ波ハンダは推奨できません。

D3197-2.7-6/99,1A

PRINTED IN JAPAN